



孕龍科技股份有限公司
ZeroPlus Technology Co., Ltd.

SPECIFICATION

MODEL: B09005-LAP-UNI/O-M

PART NO : _____

VERSION : V1.01

Approver		Check	Design
GM	PM		

Customer Confirm

* Please fax the file to
ZeroPlus Technology after
signing.



目录

1	软件注册	3
2	人机界面	5
3	使用说明	6



1 软件注册

软件注册请依照下列步骤进行注册。

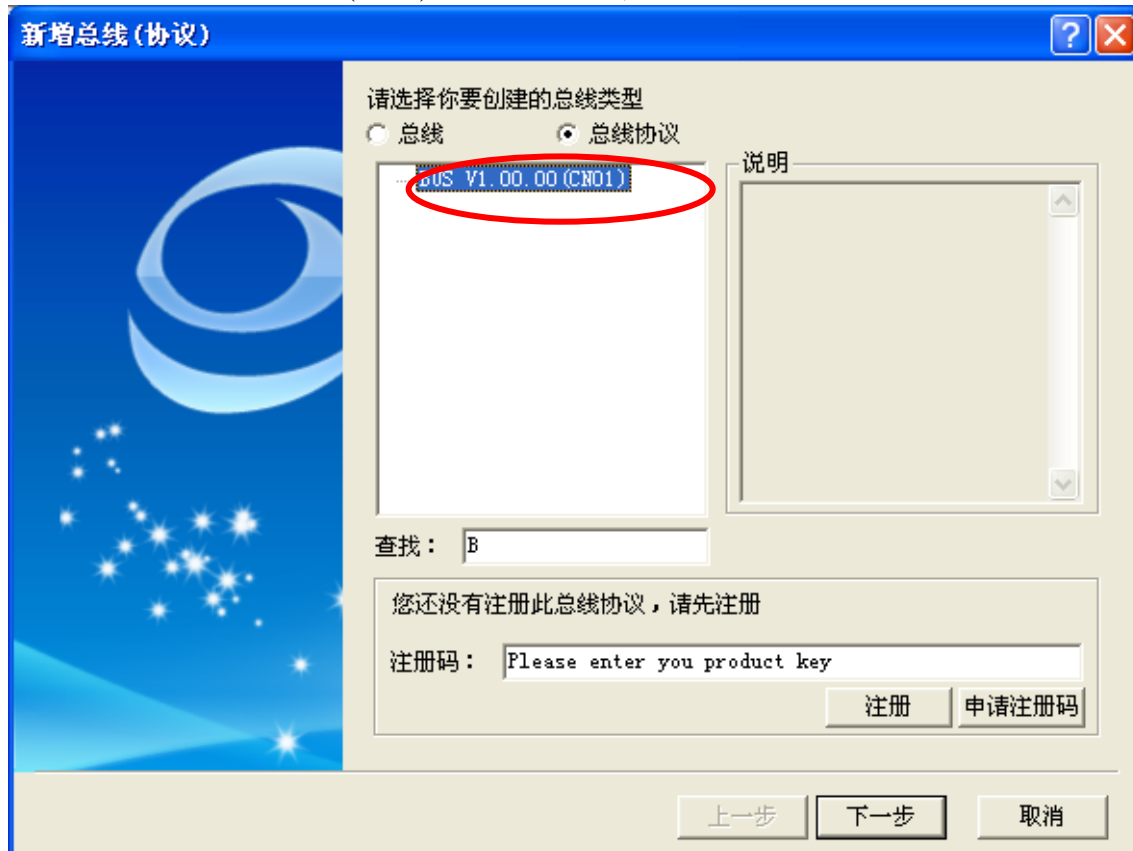
※ 注 1：所有总线注册程序皆相同，注册时依照程序即可，下图注册以 **BUS** 总线协议为范例，藉以参考。

※ 注 2：本说明书若有任何改动恕不另行通知。因模组版本升级而造成的与本说明书不符，以模组软件为准。

STEP 1. 打开逻辑分析仪软体，在采样->新增总线(协议)菜单，调出新增总线(协议)对话框。

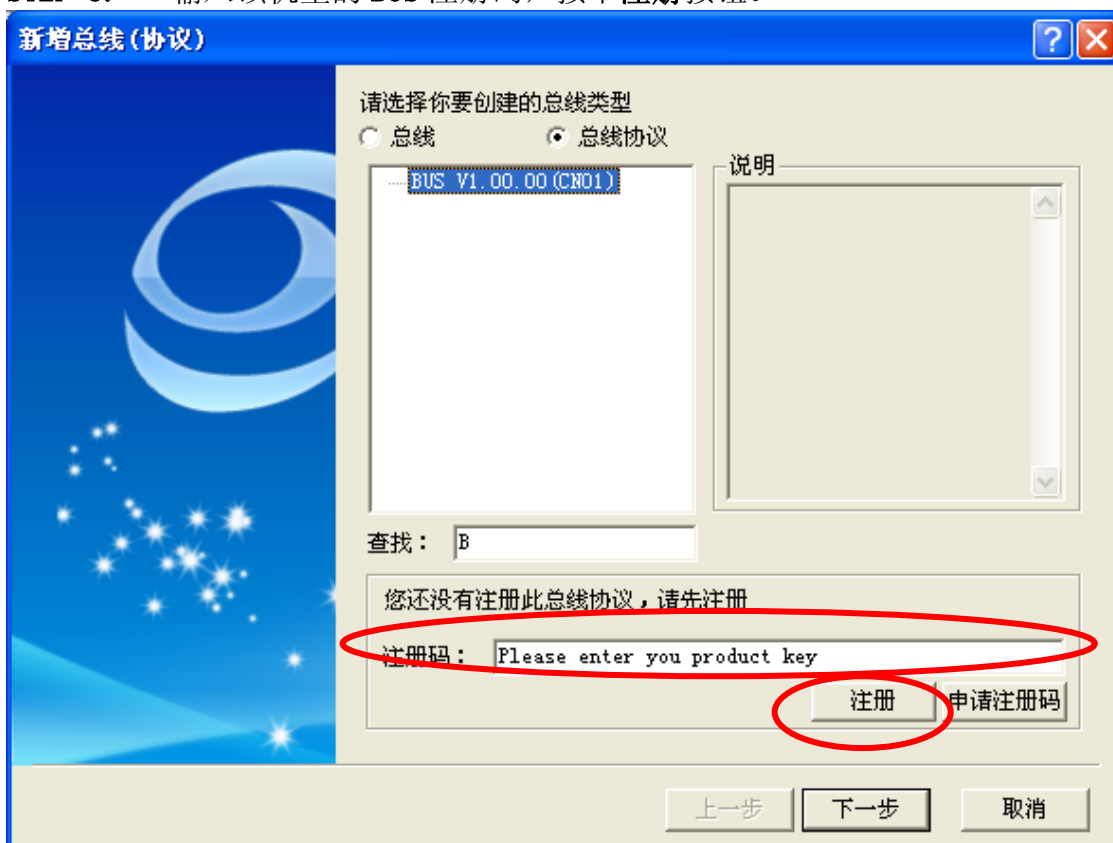


STEP 2. 在新增总线(协议)对话框，展开其它总线类，选择 BUS。

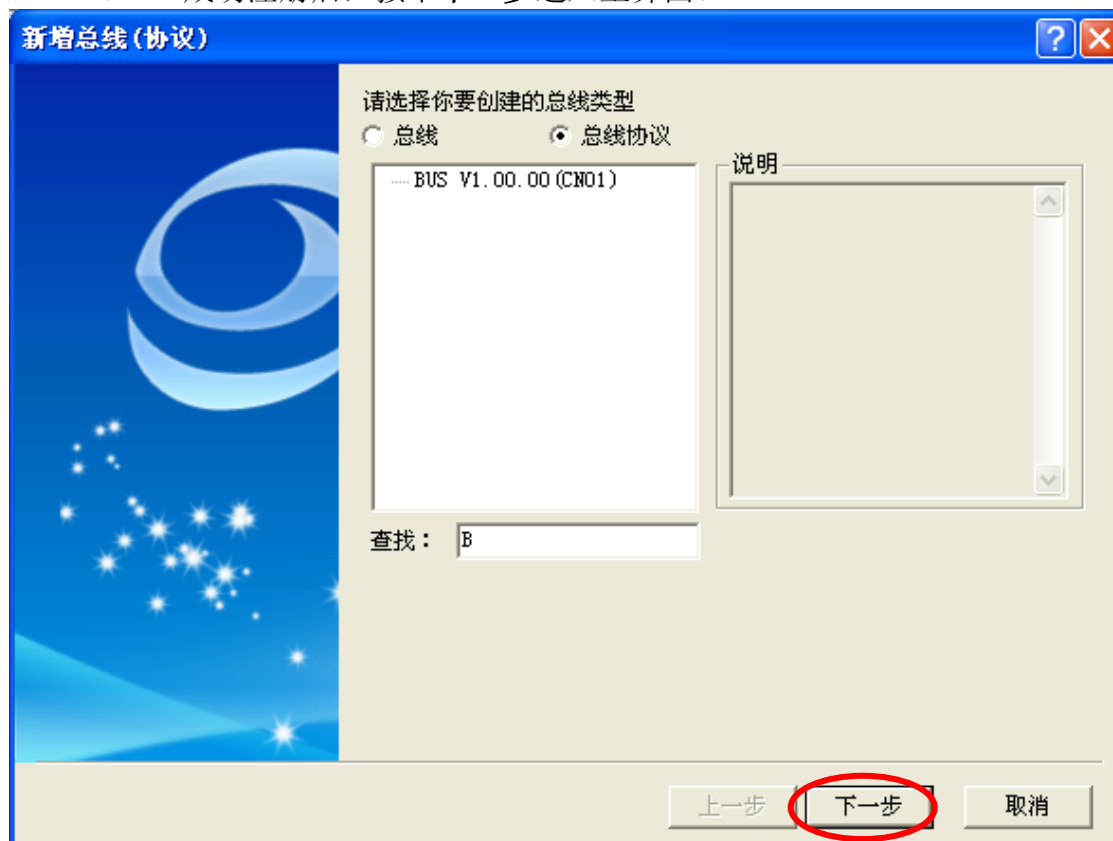




STEP 3. 输入该机型的 BUS 注册码，按下注册按钮。



STEP 4. 成功注册后，按下下一步进入主界面。





2 人机界面

设定部分，请参考下图界面。

通道设定：

SCIO： UNI/O 信号通道，默认值为 A0。

总线协议设定：

允许误差：设定曼彻斯特编码的位中间解码的变化沿偏移范围，默认为 10%，即表示在位的 40%到 60% 的范围内判断变化沿。该选项的设定值是 5%、10%和 15%。

总线协议格式：

使用者可自行设定解码字段的颜色。Family Code、Device Code、Command、Address、Data 封包使用者可自定义进制显示，当启动自定义进制显示时，以模组进制显示设定为准，不启用时，以主程式设定数据格式为准。

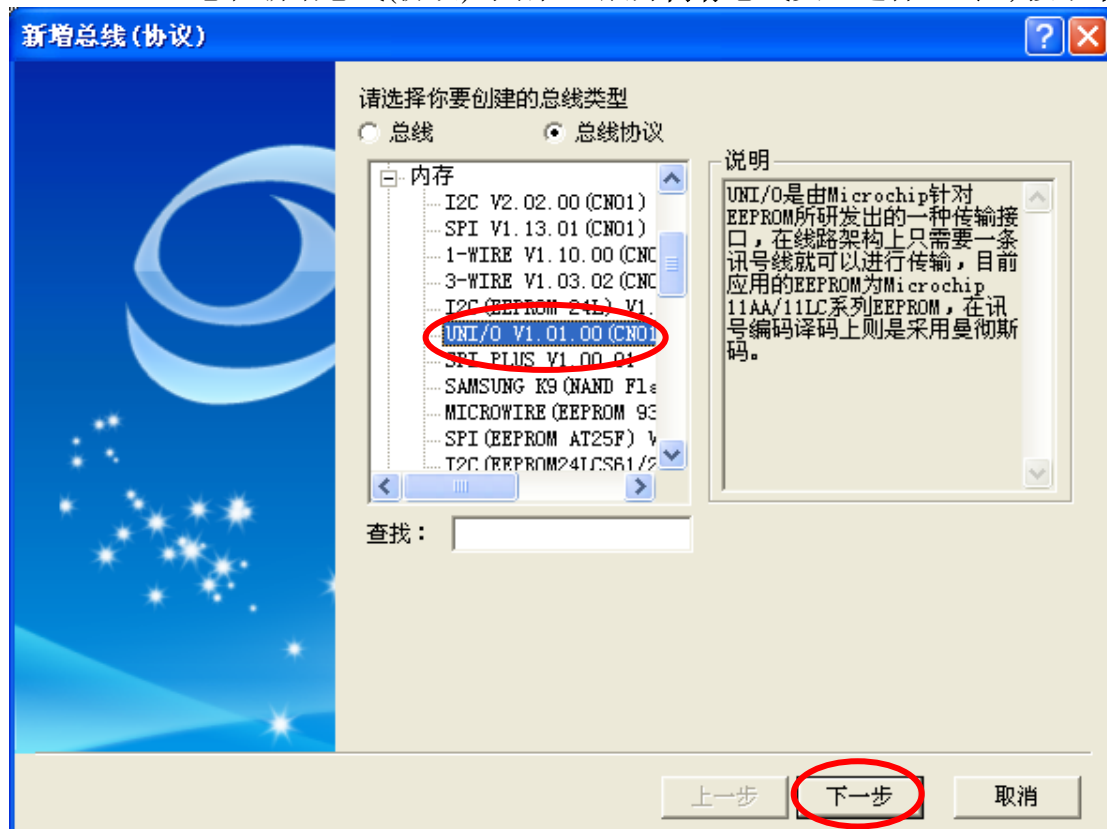


3 使用说明

STEP 1. 在采样->新增总线(协议)菜单，调出新增总线(协议)对话框。



STEP 2. 总在新增总线(协议)对话框，展开内存总线类，选择 UNI/O, 按下下一步。





STEP 3. 通道设定。

UNI/O总线协议

通道设定

SCIO: A0

总线协议设定

允许误差: 10%

总线协议格式

子项	颜色	进制显示	子项	颜色	进制显示
Header		默认	MAK		默认
SAK		默认	Family Code		默认
Device Code		默认	Command		默认
Address		默认	Data		默认

默认值 上一步 下一步 取消

STEP 4. 总线协议设定。

UNI/O总线协议

通道设定

SCIO: A0

总线协议设定

允许误差: 10%

总线协议格式

子项	颜色	进制显示	子项	颜色	进制显示
Header		默认	MAK		默认
SAK		默认	Family Code		默认
Device Code		默认	Command		默认
Address		默认	Data		默认

默认值 上一步 下一步 取消



STEP 5. 总线协议格式设定。

STEP 6. 按下下一步完成所有设定。



STEP 7. 輸入总线名称及点选是否清除软体中其它的总线和通道，按下**完成**按钮。

新增总线 (协议)

请输入你想要的总线名称:

BUS

是否清除软体中其它的总线和通道?

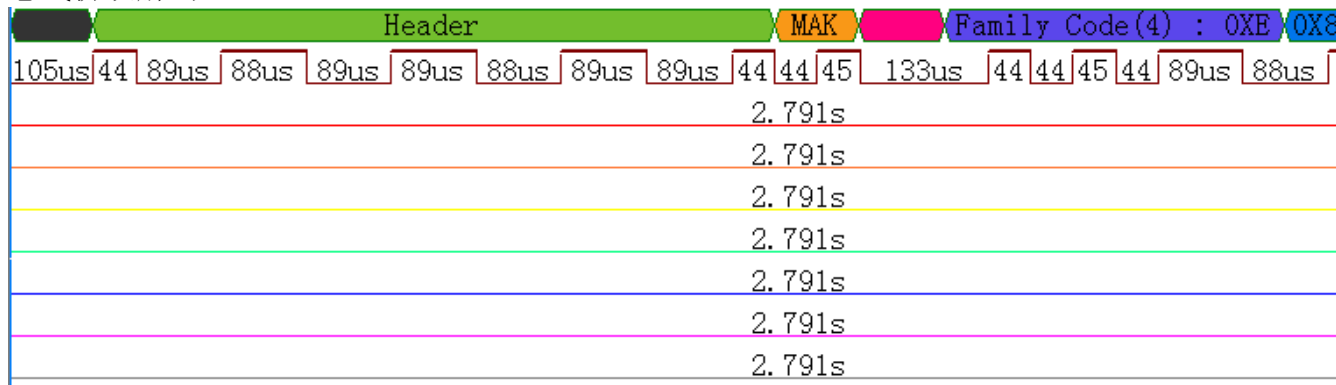
☐ 是的, 清除

☒ 否, 保留

上一步 **完成** 取消

STEP 8. 总线协议分析模组解码完成图示，设定条件为任一边沿，记忆深度为 16K，采样频率为 1MHz。（采样频率最好是待测讯号的 10 倍以上）

总线协议解码



封包列表

Packet #	Name	TimeStamp	Header	MAK	NOSAK	Family Code(4)	Device Code(4)	MAK	SAK	Command(READ)	MAK	SAK
1	Bus1(UNI/O)	1.106ms	Header	MAK	NOSAK	E	8	MAK	SAK	03	MAK	SAK
	Address_H	MAK	SAK	Address_L	MAK	SAK	Data	MAK	SAK	Data	MAK	SAK
	7E	MAK	SAK	BC	MAK	SAK	DB	MAK	SAK	EA	MAK	SAK
										F2	MAK	SAK
										F6	NOMAK	SAK
2	Bus1(UNI/O)	10.348ms	Header	MAK	NOSAK	E	8	MAK	SAK	6C	MAK	SAK
	Address_H	MAK	SAK	Address_L	MAK	SAK	Data	MAK	SAK	Data	MAK	SAK
	B3	MAK	SAK	D6	MAK	SAK	E8	MAK	SAK	F1	MAK	SAK
										F5	MAK	SAK
										F7	NOMAK	SAK
3	Bus1(UNI/O)	187.972ms	Header	MAK	NOSAK	E	8	MAK	SAK	03	MAK	SAK
	Address_H	MAK	SAK	Address_L	MAK	SAK	Data	MAK	SAK	Data	MAK	SAK
	7E	MAK	SAK	BC	MAK	SAK	DB	MAK	SAK	EA	MAK	SAK
										F2	MAK	SAK
										F6	NOMAK	SAK